

DIALOG(R)File 352:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

009006731 **Image available**

WPI Acc No: 1992-134036/199217

XRAM Acc No: C92-062675

XRPX Acc No: N92-100025

Gate insulated FETs on large area substrates mfr. - by sputtering in hydrogen- or oxygen-contg. atmos.

Patent Assignee: SEL SEMICONDUCTOR E (SEME); SEMICONDUCTOR ENERGY LAB (SEME); HANDOTAI ENERGY KENKYUSHO KK (SEME)

Inventor: YAMAZAKI S; ZHANG H

Number of Countries: 005 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 481777	A	19920422	EP 91309571	A	19911017	199217 B
JP 4152640	A	19920526	JP 90278160	A	19901017	199228
EP 481777	A3	19940817	EP 91309571	A	19911017	199530
KR 9514275	B1	19951124	KR 916208	A	19910418	199903

Priority Applications (No Type Date): JP 90278160 A 19901017

Cited Patents: No-SR.Pub; EP 404101; EP 436185; EP 440154; US 4091527

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
-----------	------	--------	----------	--------------

EP 481777	A	E	21	
-----------	---	---	----	--

Designated States (Regional): DE FR GB

JP 4152640	A	13	H01L-021/336
------------	---	----	--------------

KR 9514275	B1		H01L-021/336
------------	----	--	--------------

Abstract (Basic): EP 481777 A

A new method of mfg. field effect transistors by either a) depositing a s/c film on an insulating surface, depositing an oxide insulating film on the s/c film, forming a gate electrode on the insulated s/c film to form a channel region below the gate electrode, and forming source and drain s/c regions adjacent to the channel region, or b) forming a gate electrode on an insulating surface, depositing an oxide insulating film on the gate electrode, depositing a s/c film on the oxide film to form a channel region in the s/c film above the gate electrode, and forming source and drain s/c regions adjacent to the channel region. In either method, the s/c film is deposited by sputtering in an atmos. comprising hydrogen or a mixt. of hydrogen and argon (5-100% H₂), and/or the oxide insulating film is deposited by sputtering in an atmosphere comprising oxygen. Also claimed is the method of mfr. of FETs on large areas substrates, including either a s/c layer formed by sputtering in an H₂ atmosphere and/or an oxide insulating layer formed by sputtering in an O₂ atmos..

USE/ADVANTAGE - The invention can apply to Si, Ge or Si/Ge semiconductors. The use of H₂ in forming the s/c film produces a fine dense film and also improves recrystallisation on heat treatment. The use of O₂ in forming the oxide film produces desirable lattice distortion, hence high electron mobility and an impurity-proof mfg.

method. Satisfactory s/c films can be produced over a wide substrate area, esp. useful for liq. crystal display panels.

Dwg.2E/10

Title Terms: GATE; INSULATE; FET; AREA; SUBSTRATE; MANUFACTURE; SPUTTER;
HYDROGEN; OXYGEN; CONTAIN; ATMOSPHERE

Derwent Class: L03; U11; U14

International Patent Class (Main): H01L-021/336

International Patent Class (Additional): H01L-021/20; H01L-021/316;
H01L-021/33; H01L-029/784

File Segment: CPI; EPI

添付

특 1992-0008930

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁵ H01L 27/106	(11) 공개번호 (43) 공개일자	특 1992-0008930 1992년 05월 28일
(21) 출원번호	특 1991-0006208	
(22) 출원일자	1991년 04월 18일	
(30) 우선권주장	2-278160 1990년 10월 17일 일본(JP)	
(71) 출원인	가부시키가이샤 한도오따이 에네루기 켄큐쇼	순페이 아마자끼
(72) 발명자	일본국 가나가와켄 마쓰기시 하세 398 순페이 아마자끼	
(74) 대리인	일본국 토오교 세타가야-구, 7초메, 기타가라스이아마 21-21 혼기웅 장 일본국 가나가와켄 야마토시 후카미다미 파레수 미야가미 302 황익만	

심사청구 : 있음

(54) 게이트 절연형 전계효과 트랜지스터의 제조방법

요약

내용 없음

도표도

도2

영세서

[발명의 명칭]

게이트 절연형 전계효과 트랜지스터의 제조방법

[도면의 간단한 설명]

제2(a)도-제 2(e)도는 본 발명의 제1 실시형에 따른 박막 전계 효과 반도체 트랜지스터의 제조방법을 보인 단면도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1. 전계효과 트랜지스터의 제조방법에 있어서, 이 방법이 수소로 구성된 부위에서 스퍼터링으로 절연막상에 반도체 필름을 증착할 단계, 산소로 구성된 분위기에서 스퍼터링으로 상기 반도체 필름상에 산화를 절연 필름을 증착하는 단계, 게이트 전극 바로 아래인 상기 반도체 필름에 채널영역을 형성하기 위하여 게이트 전극으로부터 상기 반도체 필름을 절연하는 상기 필름으로 상기 반도체 필름에 게이트 전극을 형성하는 단계와, 상기 채널영역에 인접하여 소오스와 드레인 반도체 영역을 형성하는 단계로 구성됨을 특징으로 하는 전계 효과 트랜지스터의 제조방법.

청구항 2. 제1항에 있어서, 소오스와 드레인영역을 형성하는 단계가 상기 게이트전극을 형성하는 단계에 앞서 수행됨을 특징으로 하는 방법.

청구항 3. 제2항에 있어서, 상기 소오스와 드레인영역이 산화를 절연 필름의 증착단계에 앞서 상기 반도체필름상에 피복된 불순물 반도체 패턴을 형성함으로써 형성됨을 특징으로 하는 방법.

청구항 4. 제1항에 있어서, 상기 소오스와 드레인영역이 상기 게이트전극을 마스크로 하여 상기 반도체 필름내에 이온을 주입함으로써 형성됨을 특징으로 하는 방법.

청구항 5. 제1항에 있어서, 수소로 구성되는 상기 분위기가 수소와 알곤의 혼합물로 구성됨을 특징으로 하는 방법.

청구항 6. 제5항에 있어서, 상기 혼합물의 수소 비율이 5%-100%임을 특징으로 하는 방법.

청구항 7. 제1항에 있어서, 상기 반도체 필름이 실리콘 반도체임을 특징으로 하는 방법.

청구항 8. 제1항에 있어서, 상기 반도체 필름을 열처리 하는 단계를 포함함을 특징으로 하는 단계.

청구항 9. 제8항에 있어서, 상기 반도체 필름이 아모퍼스 상태로 증착되고 상기 열처리로 재결정됨을

특징으로 하는 단계.

청구항 10. 전계효과 트랜지스터의 제조방법에 있어서, 이 방법이 절연면이 게이트전극을 형성하는 단계, 산소로 구성된 분위기에서 스퍼터링으로 상기 게이트 전극에 산화물 절연 필름을 증착하는 단계, 상기 게이트 전극의 바로 위에서 상기 반도체 필름에 채널영역을 형성하기 위하여 수소로 구성된 분위기에서 스퍼터링으로 상기 산화물 절연필름상에 반도체 필름을 증착하는 단계와, 상기 채널영역에 인접하여 소오스와 드레인 반도체 영역을 형성하는 단계로 구성됨을 특징으로 하는 방법.

청구항 11. 제10항에 있어서, 상기 소오스와 드레인영역이 상기 채널영역을 제외하고 상기 반도체 필름상에 증착된 불순물 반도체 필름을 형성함으로써 형성됨을 특징으로 하는 방법.

청구항 12. 제10항에 있어서, 수소로 구성된 상기 분위기가 수소와 알곤의 혼합물로 구성됨을 특징으로 하는 방법.

청구항 13. 전계효과 트랜지스터의 제조방법에 있어서, 이 방법이 절연면에 반도체 필름을 증착하는 단계, 산소로 구성된 분위기에서 스퍼터링으로 상기 반도체 필름상에 산화물 절연필름을 증착하는 단계, 게이트 전극의 바로 아래에서 상기 반도체 필름에 채널영역을 형성하기 위하여 게이트 전극으로부터 상기 반도체 필름을 절연하는 상기 산화물 필름으로 상기 반도체 필름상에 게이트 전극을 형성하는 단계와, 상기 채널영역에 인접하여 소오스와 드레인 반도체 영역을 형성하는 단계로 구성됨을 특징으로 하는 방법.

청구항 14. 제13항에 있어서, 상기 반도체 필름이 기상 증착으로 증착됨을 특징으로 하는 방법.

청구항 15. 제13항에 있어서, 상기 반도체 필름이 스퍼터링으로 증착됨을 특징으로 하는 방법.

청구항 16. 전계효과 트랜지스터의 제조방법에 있어서, 이 방법이 절연면에 게이트 전극을 형성하는 단계, 산소로 구성된 분위기에서 스퍼터링으로 상기 게이트 전극에 산화물 절연필름을 증착하는 단계, 상기 게이트 전극의 바로 위에서 상기 반도체 필름에 채널영역을 형성하기 위하여 상기 산화물 절연 필름에 반도체 필름을 증착하는 단계와, 상기 채널영역에 인접하여 소오스와 드레인 반도체 영역을 형성하는 단계로 구성됨을 특징으로 하는 방법.

청구항 17. 제16항에 있어서, 상기 반도체 필름이 기상증착으로 증착됨을 특징으로 하는 방법.

청구항 18. 제16항에 있어서, 상기 반도체 필름이 스퍼터링으로 증착됨을 특징으로 하는 방법.

청구항 19. 전계효과 트랜지스터의 제조방법에 있어서, 수소로 구성된 분위기에서 스퍼터링으로 절연면에 반도체 필름을 증착하는 단계, 상기 반도체 필름에 산화물 절연필름을 증착하는 단계, 게이트 전극의 바로 아래에서 상기 반도체 필름에 채널영역을 형성하기 위하여 게이트 전극으로부터 상기 반도체 필름을 절연하는 상기 산화물 필름으로 상기 반도체 필름상에 게이트전극을 형성하는 단계와, 상기 채널영역에 인접하여 소오스와 드레인 반도체 영역을 형성하는 단계로 구성됨을 특징으로 하는 방법.

청구항 20. 제19항에 있어서, 상기 반도체 필름을 열처리하는 단계를 포함함을 특징으로 하는 방법.

청구항 21. 전계효과 트랜지스터의 제조방법에 있어서, 절연면이 게이트 전극을 형성하는 단계, 상기 게이트 전극에 산화물 절연필름을 증착하는 단계, 게이트 전극 바로 위에서 상기 반도체 필름에 채널영역을 형성하기 위하여 수소로 구성된 분위기에서 스퍼터링으로 상기 산화물 절연 필름에 반도체 필름을 증착하는 단계와, 상기 채널영역에 인접하여 소오스와 드레인 반도체 영역을 형성하는 단계로 구성됨을 특징으로 하는 방법.

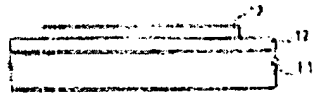
청구항 22. 제21항에 있어서, 상기 반도체 필름을 열처리하는 단계를 포함함을 특징으로 하는 방법.

× 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

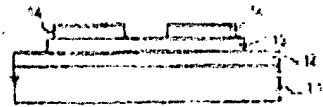
도면

도 2

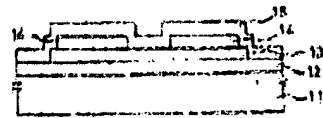
2a



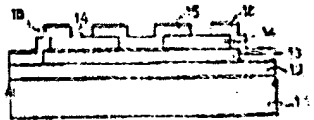
2b



2c



2d



2e

